

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **01009691 A**(43) Date of publication of application: **12.01.89**

(51) Int. Cl

H05K 3/40(21) Application number: **62105811**(71) Applicant: **FUJITSU LTD**(22) Date of filing: **01.07.87**(72) Inventor: **TAKAHASHI YASUHIRO****(54) MANUFACTURE OF CERAMIC SUBSTRATE**

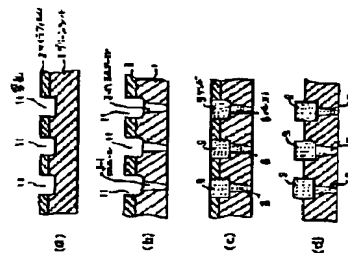
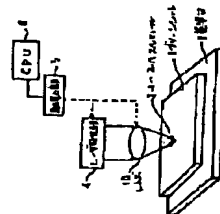
throughhole can be done.

(57) Abstract:

COPYRIGHT: (C)1989,JPO&Japlo

PURPOSE: To reduce the conductor resistance by removing the upper-layer part of the Mylar film and green sheet in the shape of a circuit pattern, opening throughholes, and thereafter simultaneously performing the filling of a conductor part and circuit pattern printing, to form the throughhole conductors and circuit patterns, thereby aligning the throughhole conductors and the circuit patterns with high accuracy.

CONSTITUTION: By the information for throughholes opening from a CPU 6, a laser generating section 4 is moved through a driving section 5 to the positions where throughholes are to be opened, and the laser radiation outputted from the laser generating section 4 is condensed through a lens 10 to open throughholes 3-1~3-n. Then, the filling of a paste 8 in the throughholes 3-1~3-n and the printing of circuit patterns 9 in bores 11 are simultaneously performed. Further, after removing a Mylar film 2 laminated to a green sheet 1, the green sheet is stacked and calcined to form a ceramic substrate. With this, a throughhole conductor is formed in the center position of a land, so that a highly accurate alignment of the land and the



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

(H01-9691)

⑫ 公開特許公報(A)

昭64-9691

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和64年(1989)1月12日

H 05 K 3/40

K-7454-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 セラミック基板の製造方法

⑯ 特 願 昭62-165811

⑰ 出 願 昭62(1987)7月1日

⑱ 発 明 者 高 橋 康 仁 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 井 祐 貞一

明 細 書

1. 発明の名称

セラミック基板の製造方法

2. 特許請求の範囲

レーザダイレクトイメージングによって、グリーンシート(1)上に貼付けられた樹脂フィルム(2)とグリーンシートの上層部とに所定の回路パターンを穿孔した後、該回路パターンの所定位置に回路パターン幅より小さなスルホール用の孔明けを行い、その後スルホール孔内にスルホール導体と、前記穿孔(11)内に回路導体を同時に形成する工程を含むことを特徴とするセラミック基板の製造方法。

3. 発明の詳細な説明

(概要)

セラミック基板を形成するグリーンシートと該グリーンシート上に貼付けられた樹脂フィルム(以後マイラフィルムと記す)との規定位置にスル

ホール孔明けを行うに際し、まづマイラフィルムとグリーンシートの上層部をレーザダイレクトイメージングによって回路パターンの形状に除去し、その後スルホール孔明けを行なった後、前記スルホール孔に導電ペーストの充填と、マイラフィルムとグリーンシートの上層部の除去部分に回路パターン印刷とを同時に行なってスルホール導体および回路パターンを形成するように構成し、スルホール導体と回路パターンとが高精度に位置合わせすることを可能とするとともに、回路パターンの断面積を大きくすることができ、導体抵抗を低くしている。

(産業上の利用分野)

本発明はセラミック基板の製造方法に関し、特にレーザダイレクトイメージングを用いて、回路パターンとスルホール導体とを高精度に位置合わせすることができるようにしたセラミック基板の製造方法に関するものである。

電子機器等の電気回路を形成するセラミック基

板は、機器の高性能化と小型化に伴って益々多層化されるとともに、基板上の回路パターンも高密度化されている。

かかるセラミック基板に形成された繊細な回路パターンと該回路パターンを接続するスルホール導体とを確実に接続するため、両者間の接続位置を高精度に設定する必要があり、それがためのセラミック基板の製造方法が要望されている。

(従来の技術)

第3図(a)～(d)は従来のセラミック基板の製造工程を説明するための側断面図である。

まず、レーザ加工機を使用して、第3図(a)に示すように、マイラフィルム2が貼付けられたグリーンシート1面の所定の位置にスルホール孔3-1～3-nの孔明けを行なう。

次に、第3図(b)に示すように、スルホール3-1～3-nのそれぞれの孔内に導電性のペースト8を充填してスルホール導体を形成する。

次に、第3図(c)に示すように、第3図(d)のグリ

ーンシートを裏返して、グリーンシート1に貼付けられたマイラフィルム2が下面となるように基準台7上に固定した後、マイラフィルムが貼付けられていないグリーンシート面にパターン印刷を行なって回路パターンと各スルホール孔3-1～3-n上に回路パターンのランド9を印刷する。

さらにその後、第3図(d)に示すように、グリーンシート1に貼付けられたマイラフィルム2を除去した後、このようなグリーンシートを複数枚積層し焼成してセラミック基板を形成する。

(発明が解決しようとする問題点)

上記のセラミック基板製造方法においては、第3図(c)から(d)に至る過程において、スルホール孔内にペーストを充填後、マイラフィルム2が貼付けられていないグリーンシート面に回路パターンを印刷するために、グリーンシート1を裏返して基準台7上に設置している。この設置作業において、スルホールの孔明け位置と回路パターンのランド位置とを高精度に合わせて設置することが難

3

かしく、スルホールと回路パターンのランドとの間に位置ずれが発生するという問題がある。

また、平面のグリーンシート上に回路パターンを印刷するため、回路パターンの厚さを厚くすることが難しく、導体抵抗を小さくできないといった問題がある。

本発明はこのような点に鑑みて創作されたもので、スルホール導体と回路パターンとの接続位置を高精度で合わせるとともに、導体抵抗の小さい回路パターンを作成することができるセラミック基板の製造方法を提供することを目的としている。

(問題点を解決するための手段)

レーザダイレクトイメージングによって、グリーンシート1上に貼付けられた樹脂フィルム2とグリーンシート上層部とに所定の回路パターンを穿孔した後、該回路パターンの所定位置に回路パターン幅より小さなスルホール用の孔明けを行い、その後スルホール孔内にスルホール導体と、前記穿孔孔11内に回路導体を同時に形成する工程を含む

4

構成としている。

(作用)

まず、レーザダイレクトイメージングにより、マイラフィルムとグリーンシートの上層部を回路パターンの形状に所定の深さで穿孔する。

次に、同じくレーザダイレクトイメージングにより、レーザ光を細くして回路パターンのランドの中心位置にスルホール孔明けを行なう。

その後、前記スルホール孔に導電ペーストの充填と、マイラフィルムとグリーンシートの上層部の除去部分に回路パターン印刷とを同時に行ない、スルホール導体および回路パターンを形成する。

制御されたレーザ加工により、順次穴あけをするので、スルホール導体が回路パターンのランドの中心位置に設定され、両者の高精度な位置合わせが可能となるとともに、グリーンシート表層部を予め除去してあるので回路パターンの厚さが厚くなって導体抵抗が低くなる。

5

6

(実施例)

第1図(a)~(d)は本発明の一実施例のセラミック基板の製造工程を説明するための側断面、第2図は本発明に使用されるレーザダイレクトイメージングの構成図である。

第2図に示すように、レーザダイレクトイメージングは、中央処理装置(CPU)6と、駆動部5と、レーザ発生部4と、レンズ10とより構成されている。

その動作は、CPU6よりのスルホール孔明け位置情報に合わせた回路パターン情報により、駆動部5を介してレーザ発生部4を回路パターン形成位置に移動し、レーザ発生部4より出力されるレーザ光をレンズ10で回路パターン幅に合わせたビーム径に集光し、第1図(a)に示すように、基準台7上に固定されたグリーンシート1の上層部とその上面に貼付けられたマイラシート2に回路パターンとランドの穿孔11を形成する。

次に、CPU6よりのスルホール孔明け情報により、駆動部5を介してレーザ発生部4をスルホ

ール孔明け位置に動し、レーザ発生部4より出力されるレーザ光をレンズ10でスルホール孔径に集光し、第1図(b)に示すように、スルホール孔3-1~3-nをあける。

次に、スルホール孔3-1~3-n内にベースト8の充填と、穿孔11内に回路パターン9の印刷とを同時に行う。

さらにその後、第1図(c)に示すように、グリーンシート1に貼付けられたマイラフィルム2を除去した後、グリーンシートを積層焼成してセラミック基板を形成する。

即ち、グリーンシート1を基準台7に固定した状態でCPU6よりのスルホール孔明け情報によって穿孔11のランド中心部にスルホール孔明けを行うことにより、ランド中心位置にスルホール導体が形成され、ランドとスルホールとの高精度な位置合わせが可能となる。また、穿孔11内に回路パターン9を形成することにより、穿孔11の大きさに対応して回路パターンとランドの厚さが厚くなり、導体抵抗の低い回路パターンを形成するこ

7

とができる。

(発明の効果)

以上説明したように本発明によれば、スルホール導体と回路パターンとの高精度な位置合わせが可能となるとともに、導体抵抗の低い回路パターンを作成することができる。

4. 図面の簡単な説明

第1図は本発明の一実施例のセラミック基板の製造工程を説明するための側断面図、

第2図はレーザダイレクトイメージングの構成図、

第3図は従来のセラミック基板の製造工程を説明するための側断面図である。

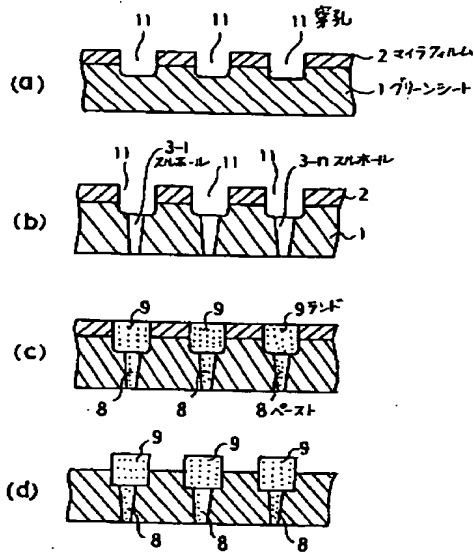
図において、1はグリーンシート、2はマイラフィルム(樹脂フィルム)、3-1~3-nはスルホール、4はレーザ発生部、5は駆動部、6は中央処理装置(CPU)、7は基準台、8はベ-

8

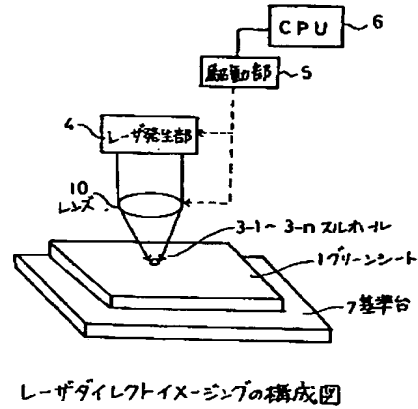
スト、9はランド、10はレンズ、11は穿孔を示している。

代理人 弁理士 井 祐 貞

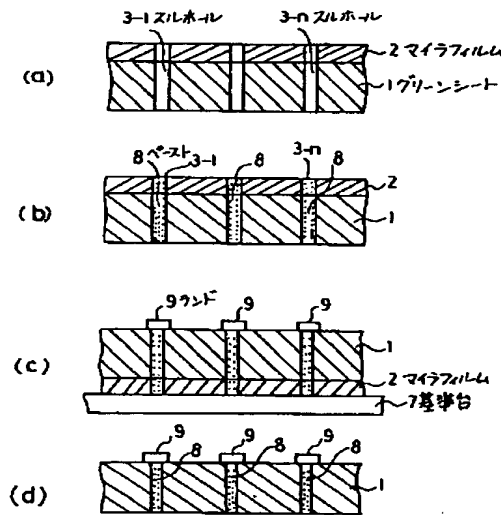




本発明の一実施例のセラミック基板の製造工程を説明するための側断面図
第 1 図



第 2 図



従来のセラミック基板の製造工程を説明するための側断面図
第 3 図